



21 Aktenzeichen: 102 08 635.4
22 Anmeldetag: 28. 2. 2002
43 Offenlegungstag: 18. 9. 2003

71 Anmelder:
Infineon Technologies AG, 81669 München, DE

74 Vertreter:
Schweiger, M., Dipl.-Ing. Univ., Pat.-Anw., 80803
München

72 Erfinder:
Hosseini, Khalil, 93049 Regensburg, DE; Riedl,
Edmund Martin, 93083 Obertraubling, DE

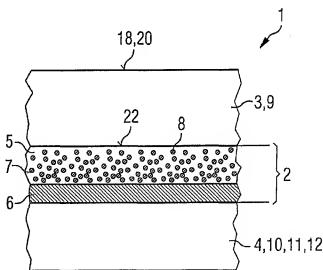
56 Entgegenhaltungen:
DE 199 30 190 A1
DE 195 32 251 A1
DE 195 32 250 A1
DE 195 31 158 A1
DE 100 56 732 A1
DE 40 18 715 A1
US 59 64 963
WO 96 06 700 A2

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Diffusionslotstelle und Verfahren zu ihrer Herstellung

57 Die Erfindung betrifft eine Diffusionslotstelle (2) zwischen zwei Teilen (3, 4), wobei die Diffusionslotstelle (2) intermetallische Phasen von zwei Lotkomponenten (5, 6) aufweist und in ihrem Diffusionsbereich zusätzlich zu den intermetallischen Phasen Nanopartikel (8) eines Zusatzwerkstoffes räumlich verteilt angeordnet sind. Ferner betrifft die Erfindung ein Verfahren zur Herstellung der Diffusionslotstelle (2) und zur Herstellung eines elektronischen Leistungsbauteils, das mehrere Diffusionslotstellen (2) aufweist.



[0001] Die Erfindung betrifft eine Diffusionslotstelle zwischen zwei über die Diffusionslotstelle verbundenen Teile sowie ein Verfahren zur Herstellung der Diffusionslotstelle gemäß der Gattung der unabhängigen Ansprüche.

[0002] Beim Diffusionslöten entstehen spröde intermetallische Phasen, die zwar eine hochtemperaturfeste Diffusionslotstelle gewährleisten, jedoch beim Verbinden von Teilen mit unterschiedlichen thermischen Ausdehnungskoeffizienten Probleme in der Weise verursachen, daß Mikrorisse durch die Diffusionslotstelle wandern. Im äußersten Fall kann es zu Delaminationen der zu verbindenden Teile kommen. Somit wird der Vorteil der höheren Temperaturbeständigkeit von Diffusionslotstellenverbindungen zwischen zwei Teilen durch erhöhte Empfindlichkeit gegenüber mechanischem Stress und insbesondere gegenüber Temperaturwechselbeanspruchungen teilweise kompensiert. Dieses macht sich besonders dann nachteilig bemerkbar, wenn Steuerungs- und Leistungsmodul für die Automobiltechnik mit Diffusionslotstellen gefertigt werden.

[0003] Aufgabe der Erfindung ist es, eine Diffusionslotstelle anzugeben, die Mikrorissbildungen unter thermomechanischer Belastung behindert und eine größere Zuverlässigkeit und Lebensdauer der Diffusionslotstelle ermöglicht.

[0004] Gelöst wird diese Aufgabe mit dem Gegenstand der unabhängigen Ansprüche. Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

[0005] Erfindungsgemäß wird eine Diffusionslotstelle zwischen zwei über die Diffusionslotstelle verbundene Teile geschaffen, wobei die Diffusionslotstelle intermetallische Phasen von mindestens zwei Lotkomponenten aufweist. Die erste der beiden Lotkomponenten weist einen Schmelzpunkt unterhalb des Schmelzpunktes der intermetallischen Phasen und die zweite der Lotkomponenten weist einen Schmelzpunkt oberhalb der intermetallischen Phasen auf. Zusätzlich weist die Diffusionslotstelle in ihrem Diffusionsbereich neben den intermetallischen Phasen Nanopartikel eines Zusatzwerkstoffes auf, der räumlich verteilt angeordnet ist.

[0006] Die Anwesenheit von Nanopartikeln in einem Diffusionsbereich der Diffusionslotstelle, d. h. in dem Bereich, in dem sich vorzugsweise intermetallische Phasen gebildet haben, hat den Vorteil, daß Mikrorisse, die von den intermetallischen Phasen bei thermischer Belastung der Diffusionslotstelle ausgehen, durch die Nanopartikel am Durchwandern der gesamten Lotstelle gehindert werden.

[0007] Somit wird eine Delamination zwischen den zwei Teilen unterbunden und zusätzlich gewährleistet, daß die Diffusionslotstelle eine größere Lebensdauer aufweist und eine höhere Stressbelastung übersteht. Somit werden die Auswirkungen der unterschiedlichen thermischen Ausdehnungskoeffizienten der beiden zu verbindenden Teile und der metallischen Phasen gemildert und teilweise unterbunden.

[0008] In einer derartigen Diffusionslotstelle kann ein Bereich der Diffusionslotstelle außerhalb des Diffusionsbereichs mit Material der zweiten Lotkomponente frei von Nanopartikeln sein. Da die zweite Lotkomponente einen Schmelzpunkt aufweist, der oberhalb der intermetallischen Phasen liegt, kann es beim Herstellen der Diffusionslotstelle dazu kommen, daß ein Teil der zweiten Lotkomponente weder angelötet noch erschmolzen wird. In diesem Bereich der Diffusionslotstelle findet dann auch keine Diffusion statt und ebenso keine Verteilung von Nanopartikeln, die sich nur im schmelzflüssigen Diffusionsbereich der Diffusionslotstelle während der Herstellung der Diffusionslotstelle verteilen können. Somit ergibt sich ein charakteristisches Merkmal für Lotverbindungen, die mit dem erfindungsge-

mäßen Verfahren hergestellt wurden, indem ein Schliffbild der Diffusionslotstelle einen von Nanopartikeln freien Bereich aufweist.

[0009] Durch die erfindungsgemäße Diffusionslotstelle wird ein thermischer Spannungsausgleich zwischen dem ersten der Teile und dem zweiten der Teile bereitgestellt, wobei der erste der zwei Teile einen geringeren thermischen Ausdehnungskoeffizient als der zweite der zwei Teile aufweist. Dieser Spannungsausgleich erfolgt teilweise über die Nanopartikel, die eine negative Wirkung der intermetallischen Phase, nämlich das Versprüden der Diffusionslotstelle teilweise auffangen. Der thermische Spannungsausgleich basiert teilweise auch darauf, daß Nanopartikel eingesetzt werden, deren thermischer Ausdehnungskoeffizient zwischen dem thermischen Ausdehnungskoeffizienten der ersten Lotkomponente und dem thermischen Ausdehnungskoeffizienten der zweiten Lotkomponente liegt. Das bedeutet, daß der thermische Ausdehnungskoeffizient der Nanopartikel des Zusatzwerkstoffes größer als der thermische Ausdehnungskoeffizient des ersten Teils und kleiner als der thermische Ausdehnungskoeffizient des zweiten Teils ist.

[0010] Eine derartige Diffusionslotstelle kann als erstes Teil einen Halbleiterchip aufweisen und als ein zweites Teil einen metallischen Systemträger mit einer Halbleiterchip als Sourcekontakt für den Halbleiterchip und mit Flachleitern, welche die Chipinsel umgeben und als Drainkontakt und/oder als Gatekontakt für den Halbleiterchip dienen. Insbesondere bei diesen Halbleiterchips, die aufgrund ihrer hohen Verlustwärmentwicklung als Leistungsbauteile eine intensive Kühlung benötigen, ist es von Vorteil, daß ein großflächiger metallischer Kontakt über eine Diffusionslotstelle sowohl auf der aktiven Oberseite des Halbleiterchips mit seinem gemeinsamen Drainkontakt für mehrere 100.000 parallel geschaltete MOS-Transistoren, als auch eine großflächige Kontaktierung über eine Diffusionslotstelle zu der metallischen Halbleiterchipinsel eines Systemträgers. Sowohl der großflächige Drainkontakt als auch der großflächige Sourcekontakt zu der Halbleiterchipinsel sorgen für eine effektive Abfuhr der Verlustwärme eines derartigen Leistungsbauteils.

[0011] Eine erste Lotkomponente mit geringerem Schmelzpunkt als die intermetallischen Phasen der Diffusionslotstelle kann Zinn oder eine Zinnlegierung aufweisen. Dieses Zinn neigt dazu, mit verschiedenen Edelmetallen wie Gold oder Silber und auch Kupfer intermetallische Phasen zu bilden, die eine hochtemperaturfeste Diffusionslotstelle schaffen. Die zweite Lotkomponente kann somit Silber, Gold, Kupfer oder Legierungen derselben aufweisen. Die Materialien der Lotkomponenten werden in Form von Beschichtungen auf die beiden zu verbindenden Teile gebracht und auf diesen Beschichtungen werden Nanopartikel der Diffusionslotstelle angeordnet. Somit weist mindestens eine der Lotkomponenten eine Beschichtung mit Nanopartikeln der Diffusionslotstelle auf.

[0012] Die Nanopartikel des Zusatzwerkstoffes können auf Beschichtungen auf der Oberseite eines Halbleiterwafers angeordnet sein. Diese Anordnung auf einem Halbleiterwafer hat den Vorteil, daß bereits bei einem Temperaturschritt für die metallischen Leiterbahnen und für die Kontakflächen einer Halbleiterwaferoberfläche die auf die Oberseite aufgebracht Nanopartikel in die Beschichtung eindringen können. Darüber hinaus hat das Aufbringen der Nanopartikel auf einem Halbleiterwafer den Vorteil, daß gleichzeitig für viele Halbleiterchips das Aufbringen der Nanopartikel mit einem einzigen Verfahrensschritt erfolgen kann.

[0013] Anstelle des Halbleiterchips kann auch die zum Systemträger gehörende Chipinsel eine Beschichtung mit Nanopartikeln der Diffusionslotstelle aufweisen. Diese Na-

nanopartikel werden bereits bei der Herstellung eines Systemträgers schichtförmig beispielsweise auf der Chipinsel angeordnet und können dann beim Zusammenbringen einer entsprechenden Beschichtung auf der Rückseite des Halbleiterchips mit der Chipinsel in dem Diffusionsbereich der Diffusionslotstelle verteilt werden.

[0014] Die Nanopartikel des Zusatzstoffes selbst können eine amorphe Substanz aufweisen. Amorphe Substanzen haben gegenüber den zu verbindenden Teilen wie beispielsweise einem Halbleiterchip und einem metallischen Systemträger den Vorteil, daß ihr thermischer Ausdehnungskoeffizient je nach Zusammensetzung der amorphen Substanzen an die zu verbindenden Teile angepaßt werden kann.

[0015] Es können die Nanopartikel des Zusatzstoffes Silikate aufweisen. Derartige Silikate basieren auf Siliziumdioxid in amorpher Form und weisen einen thermischen Ausdehnungskoeffizienten auf, der etwas größer als der thermische Ausdehnungskoeffizient von reinem Silizium, wie es für Halbleiterchips eingesetzt wird, aufweist.

[0016] Die Nanopartikel des Zusatzwerkstoffes können Borosilikate oder Phosphorsilikate aufweisen, die gegenüber reinem Siliziumdioxid als Silikat bzw. als amorphes Glas einen etwas größeren thermischen Ausdehnungskoeffizienten aufweisen, so daß durch geeignete Mischungen ein optimal zugeschnittener thermischer Ausdehnungskoeffizient für die Nanopartikel des Zusatzwerkstoffes erreicht werden kann.

[0017] Vorteilhaft ist es, die erfindungsgemäße Diffusionslotstelle für elektrische Verbindungen von Komponenten eines Leistungsmoduls einzusetzen. Wie oben bereits erwähnt, sind bei Leistungsbauteilen und Leistungsmodulen erhebliche Verlustleistungen abzuführen. Durch die Diffusionslotstelle wird eine intensive thermische Ankopplung der Verlustwärme erzeugende Halbleiter des Leistungsmoduls an den entsprechenden Schaltungsträger eines Leistungsmoduls hergestellt, insbesondere dann, wenn der Schaltungsträger aus einem Metall besteht. Aufgrund der guten Wärmeleitfähigkeit von Metall kann somit die Verlustleistung des Leistungshalbleiters über die Diffusionslotstelle optimal abgeführt werden. Die Betriebstemperaturen für entsprechende Leistungsmodule können auf über 175°C bis zu 230°C gesteigert werden.

[0018] Ein Verfahren zur Herstellung einer Diffusionslotstelle zwischen zwei über die Diffusionslotstelle verbundenen Teilen ist durch nachfolgende Verfahrensschritte gekennzeichnet. Zunächst wird ein erster der zwei zu verbindenden Teile mit der ersten Lotkomponente beschichtet. Anschließend wird ein zweiter der zwei Teile mit der zweiten Lotkomponente beschichtet, die einen höheren Schmelzpunkt aufweist als die erste Lotkomponente. Als nächstes werden Nanopartikel auf eine der beiden Beschichtungen aufgebracht. Anschließend werden die beiden Teile mit ihren Beschichtungen unter Erwärmen des zweiten Teils mit der Beschichtung der zweiten Lotkomponente auf eine Temperatur oberhalb des Schmelzpunktes der ersten Lotkomponente und unterhalb der Temperatur des Schmelzpunktes der zweiten Lotkomponente unter Bildung von intermetallischen Phasen zusammengefügt.

[0019] Dieses Verfahren hat den Vorteil, daß das eine Teil die Lotkomponente mit dem niedrigen Schmelzpunkt trägt und das andere Teil die Lotkomponente mit dem hohen Schmelzpunkt aufweist. Jedoch ist es auch möglich, daß beide Teile zunächst Beschichtungen mit der Lotkomponente mit hohem Schmelzpunkt aufweisen und mindestens eines der beiden Teile eine dünne Schicht der Lotkomponente mit dem niedrigen Schmelzpunkt aufweist. Beim Zusammenfügen schmilzt aufgrund der oben erwähnten Temperaturverhältnisse die erste Lotkomponente mit ihrer nied-

rigen Temperatur auf und es können sich die Nanopartikel in dieser Schmelze verteilen. Gleichzeitig diffundieren Atome der Beschichtung mit der hochschmelzenden Komponente in den Diffusionsbereich und bilden bei geeigneter Zusammensetzung intermetallische Phasen. Somit liegen während dieses Aufschmelzens in dem Diffusionsbereich der Diffusionslotstelle nebeneinander nicht aufgeschmolzene Nanopartikel und sich bildende intermetallische Phasen vor.

[0020] Beim Bräuten des Diffusionsbereich der Diffusionslotstelle wird das Fortschreiten oder Wandern von Mikrorissen, die von den intermetallischen Phasen ausgehen können, durch die Nanopartikel behindert. Auch wenn die Diffusionslotstelle aufgrund der unterschiedlichen thermischen Ausdehnungskoeffizienten der miteinander verbundenen Teile thermischen Spannungen ausgesetzt wird, können sich bildende Mikrorisse in der Umgebung der spröden intermetallischen Phase nicht durch die gesamte Diffusionschicht ausbreiten und evtl. eine Delamination verursachen, da die Nanopartikel des Zusatzwerkstoffes dieses verhindern.

[0021] Das Aufbringen von Nanopartikeln auf eine der beiden Beschichtungen kann durch Zumischen von Nanopartikeln in einem Elektrolytbad zur galvanischen Abscheidung der Beschichtungen erfolgen. Bei einer derartigen Herstellung der Beschichtungen werden die Nanopartikel bereits bei der Entstehung der Beschichtung relativ gleichmäßig in der Beschichtung verteilt.

[0022] Bei einem anderen Durchführungsbeispiel des Verfahrens kann das Aufbringen von Nanopartikeln auf eine der beiden Beschichtungen durch Aufstäuben unter anschließendem Aufwalzen erfolgen, um die Nanopartikel mechanisch mit der Oberfläche der Beschichtung zu verankern. Dieses Verfahren ist relativ preiswert durchführbar und führt zu einem kostengünstigen Ergebnis, in dem die Oberfläche der Beschichtung nun von Nanopartikeln belegt ist.

[0023] Das Aufbringen von Nanopartikeln kann auch auf eine der beiden Beschichtungen dadurch erfolgen, daß zunächst die Nanopartikel aufgestäubt werden und anschließend bei einem Temperschritt, der eventuell für die Beschichtung erforderlich wird, ein Einschnmelzen der Nanopartikel in die Oberfläche der Beschichtung erfolgt. Diese Technik ist dann vorteilhaft anwendbar, wenn beispielsweise ein Halbleiterwafer mit mehreren Halbleiterchips auf seiner aktiven Oberseite mit Nanopartikeln in den Bereichen einer Diffusionslotstelle zu beschichten ist. Somit kann mit dieser Verfahrensvariante gleich eine hohe Anzahl an Halbleiterchips mit entsprechenden Nanopartikeln für die Diffusionsstellenverbindungen versehen werden.

[0024] Zusammenfassend ist festzustellen, daß Verbindungen mit Diffusionsloten spröde sind und aufgrund ihrer unterschiedlichen Ausdehnungskoeffizienten zu ihren Verbindungspartnern oder Verbindungsteilen nicht zuverlässig gegen thermomechanischen Stress geschützt sind. Dieser thermomechanische Stress führt zu großen Spannungen an den Grenzflächen. Dadurch können Mikrorisse in Verbindungsmaterialien insbesondere in der Umgebung von intermetallischen Phasen nach entsprechenden hohen Stressbelastungen oder bei der Herstellung der Diffusionsstellenverbindungen auftreten. Derartige Stressbelastungen insbesondere bei hohen Temperaturwechseln können sogar zur Delamination der Diffusionslotstelle führen.

[0025] Durch ein entsprechendes Vermischen der Diffusionsmaterialien und Lotkomponenten mit den Nanopartikeln bei dem Lötprozess werden diese Materialien ein Gleichen der Ausdehnungskoeffizienten aufgrund ihrer räumlichen Beschaffenheit bewirken. Dies führt zum Minimieren des thermomechanischen Stresses. Weiterhin wird eine Wanderung und Verbreitung von Mikrorissen durch die Na-

nanopartikel unterdrückt.

[0026] Somit wird mit der Benutzung von Nanopartikeln im Diffusionslötprozess ein Ausgleich der Ausdehnungskoeffizienten zwischen dem Diffusionslot aus den zwei Lotkomponenten und den Verbindungspartnern oder Teilen erreicht.

[0027] Das Einbringen der Nanopartikel in die Diffusionslötmaterialien und die dort sich bildende Diffusionszone ist mit unterschiedlichen Verfahren wie folgt möglich:

– Wenn sich die Legierungssysteme bereits auf den Verbindungsteilen befinden (z. B. auf einem Wafer oder einem Systemträger) können die Nanopartikel flächig auf die Legierungssysteme aufgebracht werden. Anschließend werden die Verbindungsteile zusammengefügt. Bei diesem Zusammenfügen befinden sich die Nanopartikel direkt an der Grenzfläche zwischen beiden Lotkomponenten.

– Wird als Legierungssystem eine Vorform verwendet, so können die Nanopartikel beim Herstellen der Vorform, z. B. beim Herstellen von Bändern, Drähten, Kugeln usw., mit in die Schmelze eingemischt werden und nach erfolgtem Erstarren in die Legierung eingewalzt werden.

– Auch können die Nanopartikel während eines galvanischen Abscheidens der Legierungsbeschichtung auf den jeweiligen Verbindungsteilen eingebracht werden, indem diese dem Abscheideelektrolyten zugemischt werden. Während der Abscheidung der Legierungsbeschichtung bauen sich die Nanopartikel homogen in die Legierungsschicht ein.

[0028] Somit verteilen sich die Nanopartikel beim Verbinden der Fügepartner in der Schmelze zunächst homogen und können sich dann jedoch an der Grenzfläche zusätzlich anreichern durch entsprechende Konvektionsströmungen in der Schmelze, so daß die Nanopartikel in erhöhter Konzentration im Bereich der intermetallischen Phasen im sogenannten Diffusionsbereich der Diffusionslotstelle angereichert sind.

[0029] Die Erfindung wird nun anhand von Ausführungsformen mit Bezug auf die beiliegenden Figuren näher erläutert.

[0030] Fig. 1 zeigt ein schematisches Schrägschliffbild durch eine Diffusionslotstelle einer ersten Ausführungsform der Erfindung.

[0031] Fig. 2 zeigt einen schematischen Schrägschliff durch Teile, die über eine Diffusionslotstelle zusammengefügt werden.

[0032] Fig. 3 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil, das mehrere Diffusionslotstellen aufweist.

[0033] Fig. 4 bis 8 zeigen schematische Querschnitte durch einen Halbleiterwafer zur Herstellung von mehreren elektronischen Bauteilen, die Diffusionslotstellen aufweisen.

[0034] Fig. 4 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer.

[0035] Fig. 5 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer nach Aufbringen einer ersten Lotkomponente auf seiner Rückseite.

[0036] Fig. 6 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer nach Aufbringen einer ersten Lotkomponente auf seiner aktiven Oberseite.

[0037] Fig. 7 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer nach Strukturieren der ersten Lotkomponente auf seiner aktiven Oberseite.

[0038] Fig. 8 zeigt einen schematischen Querschnitt durch

einen Halbleiterwafer nach Aufbringen von Nanopartikeln auf seiner strukturierten ersten Lotkomponente.

[0039] Fig. 9 zeigt einen schematischen Querschnitt durch einen Halbleiterchip für ein Halbleiterbauteil mit Diffusionslotstellen.

[0040] Fig. 10 bis 12 zeigen schematische Querschnitte von Teilen, die zu einem Bauteil mit Diffusionslotstellen miteinander verbunden sind.

[0041] Fig. 10 zeigt einen schematischen Querschnitt durch einen Flachleiterrahmen mit Flachleiterenden, die mit einer zweiten Lotkomponente 6 beschichtet sind.

[0042] Fig. 11 zeigt einen schematischen Querschnitt durch einen Halbleiterchip mit Beschichtungen einer ersten Lotkomponente 5 auf oben und Rückseite.

[0043] Fig. 12 zeigt einen schematischen Querschnitt durch eine Chipinsel eines Systemträgers mit einer Beschichtung einer zweiten Lotkomponente.

[0044] Fig. 13 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil mit Diffusionslotstellen vor einem Abbiegen der Flachleiter zu Außenanschlüssen.

[0045] Fig. 1 zeigt ein schematisches Schrägschliffbild durch eine Diffusionslotstelle 2 einer ersten Ausführungsform der Erfindung.

[0046] Das Bezugszeichen 3 kennzeichnet ein erstes Teil, das über die Diffusionslotstelle 2 mit einem zweiten Teil 4 elektrisch und mechanisch verbunden ist. Das Bezugszeichen 5 kennzeichnet eine erste Lotkomponente, deren Schmelztemperatur niedriger ist, als die zweite Lotkomponente 6. Die zweite Lotkomponente 6 weist eine Schmelztemperatur auf, die höher liegt als die Schmelztemperatur der sich aus beiden Lotkomponenten 5 und 6 bildenden intermetallischen Phasen. Die Schmelztemperatur der zweiten Lotkomponente 6 liegt auch über der Löttemperatur, bei der die beiden Teile 3 und 4 mit Hilfe der Diffusionslotstelle 2 zusammengefügt sind.

[0047] Von dem Material der zweiten Lotkomponente 6 mit hoher Temperatur diffundiert lediglich ein Anteil, der dem Sättigungsgrad für die zweite Lotkomponente 6 in der Schmelze der ersten Lotkomponente 5 entspricht, in den Diffusionsbereich 7 der Diffusionslotstelle 2 ein. Somit ist eine erfindungsgemäße Diffusionslotstelle 2 durch einen nicht angelösten Restbereich der zweiten Lotkomponente 6 im Schrägschliff gekennzeichnet. In dem schmelzflüssigen Bereich der ersten Lotkomponente 5 verteilen sich Nanopartikel 8 zunächst homogen in der Schmelze und können bei der zunehmenden Bildung von intermetallischen Phasen in der Diffusionslotstelle 2, wie in Fig. 1 gezeigt, inhomogen verteilt sein, das heißt, daß eine höhere Konzentration an Nanopartikeln 8 im Bereich der intermetallischen Phasen auftreten kann. Diese Inhomogenität kann teilweise durch Konvektionsvorgänge in der aufgeschmolzenen ersten Lotkomponente 5 verursacht sein.

[0048] Eine Anreicherung der Nanopartikel 8 in der Nähe des Phasenübergangs von der ersten Lotkomponente 5 zur nicht gelösten Anteil der zweiten Lotkomponente 6 ist ebenfalls ein charakteristisches Merkmal für diese besondere Art der Diffusionslotstelle 2.

[0049] In dieser ersten Ausführungsform der Erfindung ist das erste Teil 3 ein Halbleiterchip 9 mit einem geringeren thermischen Ausdehnungskoeffizienten als das zweite Teil 4, das in dieser Ausführungsform der Erfindung einen Teil eines metallischen Systemträgers 10 darstellt. Dieser Systemträger 10 ist großflächig über die Diffusionslotstelle 2 mit der Rückseite 22 des Halbleiterchips verbunden, wobei die beim Diffusionslöten entstehenden spröden intermetallischen Phasen an der Bildung und Ausbreitung von Mikrorissen innerhalb der Diffusionslotstelle 2 durch die Nanopartikel 8 behindert werden. Da das zweite Teil 4 in dieser

Ausführungsform aus einem Systemträger 10 besteht, der seinerseits eine Kupferlegierung aufweist und somit einen wesentlich höheren thermischen Ausdehnungskoeffizienten aufweist als das erste Teil 3 aus einem Halbleiterchip, wird der Ausdehnungskoeffizient der Nanopartikel in einem Bereich angesiedelt, der zwischen den Werten der Ausdehnungskoeffizienten des ersten Teils 3 und des zweiten Teils 4 liegt. Der thermische Ausdehnungskoeffizient der Nanopartikel ist durch Einsatz geeigneter amorpher Silikate an die thermischen Ausdehnungskoeffizienten des ersten Teils 3 und des zweiten Teils 4 anpaßbar. Derartige amorphe Silikate können Borsilikate oder Phosphorsilikate sein. Bemerkenswert ist, daß ein Teil der hochschmelzenden zweiten Lotkomponente 6 außerhalb des Diffusionsbereichs 7 frei von Nanopartikeln bleibt, da die zweite Lotkomponente 6 beim Anschmelzen und Diffundieren in die Schmelze der ersten Lotkomponente 5 nicht vollständig verbraucht wird. [0050] Mit einer derartigen Diffusionsstelle 2 wird ein thermischer Spannungsausgleich zwischen den ersten der zwei Teile und dem zweiten der zwei Teile 3 und 4 bereitgestellt. In dieser ersten Ausführungsform der Erfindung kann wie oben erwähnt die Diffusionsstelle 2 als ersten Teil 3 einen Halbleiterchip aufweisen und als zweiten Teil 4 einen metallischen Systemträger mit einer Halbleiterchipinsel 11, die als Sourcekontakt 12 für ein Leistungsbauteil dient, aufweisen. Somit kann der gesamte Sourcestrom eines derartigen Leistungsbauteils über die Chipinsel 11 dem Halbleitermaterial 9 zugeführt werden.

[0051] Fig. 2 zeigt einen schematischen Schrägschliff durch Teile 3 und 4, die über eine Diffusionsstelle 2 miteinander verbunden werden sollen. Komponenten mit gleichen Funktionen wie in der Fig. 1 werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erläutert.

[0052] Dazu ist das erste Teil 3, nämlich ein Halbleiterchip 9, auf seiner Rückseite 22 mit einer niedrigschmelzenden ersten Lotkomponente 5 beschichtet, auf die Nanopartikel 8 aufgebracht wurden. Ein derartiges Aufbringen kann durch Einwalzen oder Einprägen der Nanopartikel 8 auf die Oberseite der bei niedriger Temperatur schmelzenden ersten Lotkomponente 5 erfolgen. Eine andere Möglichkeit besteht darin, die erste Lotkomponente 5 galvanisch auf der Rückseite des Halbleiterchips in einem Elektrolytbad abzuscheiden, das gleichzeitig Nanopartikel 8 enthält. In diesem Fall werden die Nanopartikel 8 gleichmäßig und homogen in der Lotkomponente 5 verteilt eingebaut.

[0053] In dem unteren Bereich der Fig. 2 ist der Schrägschliff eines zweiten Teils 4 im Prinzip gezeigt, das auf seiner Oberseite eine zweite Lotkomponente 6 trägt. Diese Lotkomponente 6 ist eine hochschmelzende Lotkomponente 6 und weist somit eine höhere Schmelztemperatur auf als die niedrigschmelzende Lotkomponente 5 auf dem ersten Teil 3. Diese hochschmelzende Lotkomponente kann auch eine mehrlagige Schicht aus Gold, Silber, Nickel und/oder Legierungen derselben aufweisen, wobei die oberste Schicht an der Diffusionslösung beteiligt ist und mit der niedrigschmelzenden Lotkomponente 5 intermetallische Phasen bildet.

[0054] Beim Zusammenfahren der beiden Teile 3 und 4 in Pfeilrichtung A bei einer Temperatur, bei der mindestens die niedrigschmelzende Lotkomponente 5 aufgeschmolzen ist und die Nanopartikel 8 gleichmäßig in der Schmelze verteilt sind, wird die hochschmelzende Komponente 6 teilweise in die niedrigschmelzende Komponente 5 eindiffundieren und in dem Diffusionsbereich intermetallische Phasen bilden. Beim Abkühlen der Diffusionsstelle 2 kann sich eine inhomogene Verteilung der Nanopartikel 8 im Diffusionsbereich einstellen. Diese Nanopartikel 8 verhindern im Diffusionsbereich einer Diffusionsstelle eine Ausbreitung von durch intermetallische Phasen verursachten Mikrorissen.

Dazu kann die niedrigschmelzende Lotkomponente 5 Zinn oder eine Zinnlegierung aufweisen, während die zweite hochschmelzende Lotkomponente 6 Silber, Gold, Kupfer oder Legierungen derselben aufweist.

[0055] Fig. 3 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil 30 für ein Leistungsmodul, das mehrere Diffusionsstellen 2 aufweist. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erläutert.

[0056] Das Bezugszeichen 10 kennzeichnet einen Systemträger, das Bezugszeichen 11 kennzeichnet eine Halbleiterchipinsel des Systemträgers und das Bezugszeichen 12 kennzeichnet einen Sourcekontakt des elektronischen Leistungsbauteils 30. Das Bezugszeichen 13 kennzeichnet einen großflächigen Flachleiter, der die parallelgeschalteten Drainkontakte auf der Oberseite des Leistungsbauteils 30 kontaktiert. Das Bezugszeichen 14 kennzeichnet einen Flachleiter, der einen Gatekontakt 16 zur Oberseite des Halbleiterchips herstellt.

[0057] Das elektronische Leistungsbauteil 30 besteht aus mehreren 100.000 parallel geschalteten MOS-Transistoren 21, die im Bereich der aktiven Oberseite 20 des Halbleiterchips angeordnet sind. Der aktive Bereich der Oberseite 20 ist durch eine gestrichelte Linie 23 markiert. Während der gemeinsame Sourcebereich durch die Rückseite 22 des Halbleiterchips 9 großflächig kontaktiert werden kann, indem mit Hilfe einer Diffusionsstelle 2 die Chipinsel 11 elektrisch und mechanisch mit der Rückseite 22 des Halbleiterchips 9 verbunden wird, werden die mehreren 100.000 Gateelektroden zu einem Gatekontakt 16 zusammengeführt, der über den Flachleiter 14 mit einer übergeordneten Schaltung verbindbar ist.

[0058] Der Flachleiter 14 für den Gatekontakt 16 ist ebenfalls über eine Diffusionsstelle 2 mit den parallel geschalteten Gateelektroden des elektronischen Leistungsbauteils 30 verbunden. Eine dritte Diffusionsstelle 2 weist die elektrische und mechanische Verbindung des Flachleiters 13 mit dem parallel geschalteten mehreren 100.000 Elektroden umfassenden Drainschluß auf. Um die aus einem Metall bestehenden Flachleiter 13 und 14 sowie die aus einer Metallplatte bestehende Chipinsel 11 des Systemträgers 10 mit Hilfe von Diffusionsstellen 2 mit den einzelnen Komponenten des Halbleiterchips 9 zu verbinden, ist die erste niedrigschmelzende Lotkomponente 5 auf den Elektroden des Halbleitersteg 9 aufgebracht, so daß der Halbleiter 9 das erste Teil 3 der Diffusionsstelle darstellt, während die mit dem Halbleiter zu verbindenden metallischen Teile aus Flachleitern 13 und 15 und Chipinsel 11 auf ihren Oberflächen zunächst veredelt werden, um eine Diffusion des Flachleitermetalls bzw. des Metalls der Halbleiterchipinsel 11 nicht zur Diffusionsstelle vordringen zu lassen.

[0059] Während das Metall der Flachleiter 13 und 14 und der Chipinsel 11 im wesentlichen eine Kupferlegierung ist, kann die Diffusionsstellen-Beschichtung eine Nickellegierung sein und die zweite hochschmelzende Lotkomponente 6 eine Gold- oder Silberlegierung darstellen. Der Gesamtaufbau kann für einen Diffusionsofen bereitgestellt werden und die Diffusionslösung kann in dem Diffusionsofen stattfinden. Dazu wird in dieser Ausführungsform der Erfindung die niedrigschmelzende Lotkomponente 5, die auf den Flächen des Halbleiterchips aufgetragen ist, mit Nanopartikeln aus Silikaten versetzt. Wird bei dem Diffusionslöten die zweite Lotkomponente 6 vollkommen im Diffusionsbereich verbraucht, so verbleibt zumindest eine diffusionshemmende Schicht 24 zwischen dem Diffusionsbereich 7 und den metallischen Komponenten wie Flachleitern 13 und 14 und Chipinsel 11 erhalten.

[0060] Die Fig. 4 bis 8 zeigen schematische Querschnitte durch einen Halbleiterwafer 19 zur Herstellung von mehreren elektronischen Leistungsbauteilen 30, die Diffusionslotstellen aufweisen. Komponenten mit gleichen Funktionen in den nachfolgenden Fig. 4 bis 8 wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erläutert.

[0061] Fig. 4 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer 19. Dieser Halbleiterwafer weist an seiner aktiven Oberseite 18 in einem Bereich, der durch eine gestrichelte Linie 23 begrenzt wird, MOS-Transistoren auf, die mit ihren mehreren 100.000 Gateanschlüssen parallelgeschaltet sind und ebenso mit ihren mehreren 100.000 Drainelektroden auf der Oberseite 18 des Halbleiterwafers 19 parallel geschaltet sind. Die Rückseite 22 dient für mehrere elektronische Leistungsbauteile als Sourcegebiet.

[0062] Fig. 5 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer 19 nach Aufbringen eines ersten Lotkomponente 5 auf seiner Rückseite 22. Diese Lotkomponente 5 auf der Rückseite 22 ist eine metallische Verspiegelung der Rückseite mit einer ersten Lotkomponente 5, die einen niedrigeren Schmelzpunkt aufweist als eine zweite Lotkomponente 6, die mit der ersten Lotkomponente 5 bei einem Diffusionslöten intermetallische Phasen bilden kann. Diese erste Lotkomponente 5 kann Zinn oder eine Zinnlegierung sein. Sie kann durch Tauchen des Halbleiterwafers 19 in ein entsprechendes Zinnbad sowohl auf der Rückseite 22 des Halbleiterwafers 19 als auch auf der aktiven Oberseite 18 des Halbleiterwafers 19 aufgebracht werden oder in zwei getrennten Schritten erst auf der Rückseite 22, wie es in Fig. 5 gezeigt wird, aufgebracht werden und anschließend, wie es Fig. 6 zeigt, auf der aktiven Oberseite 18 aufgebracht sein.

[0063] Fig. 6 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer 19 nach Aufbringen eines ersten Lotkomponente 5 auf seiner aktiven Oberseite 18. Auch diese Oberseite 18 wird mit einem Metallspiegel aus der niedrigschmelzenden Lotkomponente 5 bedeckt und erst in einem nächsten Schritt strukturiert.

[0064] Fig. 7 zeigt einen schematischen Querschnitt durch einen Halbleiterwafer 19 nach Strukturieren der ersten Lotkomponente 5 auf der aktiven Oberseite 18 des Halbleiterwafers 19. Das Strukturieren der Lotkomponente 5 auf der aktiven Oberseite 18 des Halbleiterwafers 19 ist erforderlich, um einen gemeinsamen parallel schaltenden Gateanschluß 16 für jeden Halbleiterchip des Halbleiterwafers 19 vorzubereiten und um einen großflächigen Kontakt für sämtliche parallel geschalteten Drainelektroden mit einem Drainkontakt 15 zu schaffen. Nach diesem Schritt kann der gesamte Halbleiterwafer 19 mit Nanopartikeln 8 aus einem Silikat bestäubt werden, die anschließend unter Druck in die Beschichtung durch die erste Lotkomponente 5 eingeprägt werden.

[0065] Alternativ kann die Lotkomponente 5 auf der aktiven Oberseite des Halbleiterwafers 19 durch eine Lotpaste, die die Nanopartikel 8 enthält, strukturiert aufgedruckt werden. Ein Metallspiegel aus der ersten Lotkomponente 5 kann auch auf der aktiven Oberseite des Halbleiterchips 19 galvanisch abgeschieden, wobei in dem Elektrolytbad Nanopartikel 8 verteilt sind, so daß diese homogen verteilt in die Lotkomponente 5 auf der aktiven Oberseite des Halbleiterwafers eingebracht werden. Da die Nanopartikel 8 nicht-leitende Silikate sind, beispielsweise Borsilikat oder Phosphorsilikat, kann die gesamte aktive Oberfläche 18 mit einer Schicht aus Nanopartikeln versehen werden, ohne Kurzschlüsse der elektronischen Strukturen auf der aktiven Oberseite 18 des Halbleiterwafers 19 zu verursachen.

[0066] Fig. 9 zeigt einen schematischen Querschnitt durch

einen Halbleiterchip 9 für ein Halbleiterbauteil mit Diffusionslotstellen 2. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erläutert.

[0067] Entlang der in den Fig. 4 bis 8 angedeuteten Trennlinien wurde der Halbleiterwafer 19 auseinandergerissen und ergibt somit den in Fig. 9 abgebildeten Halbleiterchip im Querschnitt. Diese Querschnitte sind nur schematisch und nicht maßstabsgetreu. In Wirklichkeit ist die Dicke d eines derartigen Halbleiterchips 9 zwischen 50 μm und 750 μm , während die Breite b eines derartigen Halbleiterchips 9 mehrere Zentimeter betragen kann.

[0068] Um aus diesem Halbleiterchip 9 ein elektronisches Leistungsbauteil herzustellen, werden in den Fig. 10 bis 12 schematische Querschnitte von Teilen 3 und 4 gezeigt, die zu einem Bauteil mit Diffusionslotstellen 2 miteinander verbunden werden. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und für die Fig. 10 bis 12 nicht extra erläutert.

[0069] Fig. 10 zeigt einen schematischen Querschnitt durch einen Flachleiterrahmen 26, der Flachleiter 13 für einen gemeinsamen Drainkontakt 15 und Flachleiter 14 für einen gemeinsamen Gatekontakt 16 trägt. Die jeweiligen Endbereiche 27 und 28 der Flachleiter 13 bzw. 14, die mit den Drainelektroden bzw. mit den parallel geführten Gateelektroden zu verbinden sind, werden mit einer zweiten Lotkomponente 6 beschichtet. Dabei kann diese Lotkomponente 6 aus mehreren Metallschichten bestehen, die einerseits eine Diffusion des Flachleitermaterials in die Diffusionslotstelle 2 verhindern und andererseits ein Diffusionslotmaterial bereitstellen, das in das schmelzflüssige Lot der ersten Lotkomponente 5 eindiffundieren kann. Da diese Flachleiter 13 und 14 auf die aktive Oberseite des Halbleiterchips 9 aufgesetzt werden sollen, werden keine Nanopartikel 8 in die zweite Lotkomponente 6 eingebaut, zumal die erste Lotkomponente auf dem Halbleiterchip 9, wie er in Fig. 11 gezeigt wird, bereits Nanopartikel aufweist.

[0070] Fig. 11 zeigt einen schematischen Querschnitt durch einen Halbleiterchip 9 mit Beschichtungen einer ersten Lotkomponente 5 auf der Oberseite 18 und auf der Rückseite 22, wobei der Querschnitt der Fig. 11 dem Querschnitt der Fig. 9 entspricht. Deshalb erübrigt sich eine Interpretation oder Erläuterung der Fig. 11.

[0071] Fig. 12 zeigt einen weiteren Teil des Flachleiterrahmens 26, der eine Chipinsel 11 trägt, die ihrerseits mit einer zweiten Lotkomponente 6 beschichtet ist, und auf der eine Schicht aus Nanopartikeln 8 aufgebracht ist. Diese Schicht aus Nanopartikeln kann beim galvanischen Abscheiden der Lotkomponente 6 bereits in die Lotkomponente 6 eingebaut werden.

[0072] Fig. 13 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil mit Diffusionslotstellen 2 vor einem Abbiegen der Flachleiter 13 und 14 zu Außenanschlüssen. Sowohl die Chipinsel 11 als auch die Flachleiter 13 und 14 sind auf einem gemeinsamen Flachleiterrahmen miteinander verbunden, wobei der Flachleiterrahmen zwei Niveaus aufweist, nämlich eines für die Rückseite 22 des Halbleiterchips 9 mit einer Halbleiterchipinsel 11 und ein weiteres Niveau für die aktive Oberseite 18 des Halbleiterchips 9 mit den entsprechenden Flachleitern 13 und 14.

[0073] Nach Zusammenbringen dieser Komponenten, die in Fig. 13 gezeigt werden, und einem Diffusionslöten ergibt sich der in Fig. 13 gezeigte prinzipielle Querschnitt, das heißt, die Nanopartikel 8 sind im wesentlichen in der Lotkomponente 5 verteilt angeordnet, während ein Rest der Lotkomponente 6 unverändert erhalten geblieben ist, mindestens jedoch eine Schicht aus einer diffusionshemmenden

Metalllegierung, die verhindern soll, daß das Material des Systemträgerrahmens in die Diffusionslotstelle 2 während des Diffusionslötens eindiffundieren kann.

[0074] Nach der Fertigstellung des in Fig. 13 gezeigten Rohbauteils mit diffusionsgelötetem gemeinsamen Gatekontakt 16 und gemeinsamen Drainkontakt 15 sowie gemeinsamen Sourcekontakt 12 können zur Vervollständigung des elektronischen Leistungsbauteils die Flachleiter 13 und 14 auf das Niveau der Chipinsel abgebogen werden und das ganze in einem nicht gezeigten Kunststoffgehäuse verpackt werden. Das Endergebnis ist in diesem Fall ein elektronisches Leistungsbauteil 30, wie es in Fig. 3 gezeigt wird.

Bezugszeichenliste

- 1 Diffusionsstellenverbindung
- 2 Diffusionslotstelle
- 3 Erstes Teil
- 4 Zweites Teil
- 5 Erste Lotkomponente
- 6 Zweite Lotkomponente
- 7 Diffusionsbereich
- 8 Nanopartikel
- 9 Halbleiterchip
- 10 Systemträger
- 11 Halbleiterchipinsel
- 12 Sourcekontakt
- 13, 14 Flachleiter
- 15 Drainkontakt
- 16 Gatekontakt
- 17 Beschichtungen
- 18 Aktive Oberseite des Halbleiterwafers
- 19 Halbleiterwafer
- 20 Aktive Oberseite des Halbleiterchips
- 21 MOS-Transistoren
- 22 Rückseite des Halbleiterwafers
- 23 gestrichelte Linie
- 24 diffusionshemmende Schicht
- 25 Trennlinien
- 26 Flachleiterrahmen
- 27, 28 Endbereiche der Flachleiter 13 bzw. 14
- 30 elektronisches Bauteil
- A Pfeilrichtung
- b Breite des Halbleiterchips
- d Dicke des Halbleiterchips

Patentansprüche

1. Diffusionslotstelle zwischen zwei über die Diffusionslotstelle (2) verbundenen Teilen (3, 4), wobei die Diffusionslotstelle (2) intermetallische Phasen von mindestens zwei Lotkomponenten (5, 6) aufweist und wobei die erste der Lotkomponenten (5) einen Schmelzpunkt unterhalb des Schmelzpunktes der intermetallischen Phasen und die zweite der Lotkomponenten (6) einen Schmelzpunkt oberhalb der intermetallischen Phasen aufweist und die Diffusionslotstelle (2) in ihrem Diffusionsbereich (7) zusätzlich zu den intermetallischen Phasen Nanopartikel (8) eines Zusatzwerkstoffes räumlich verteilt angeordnet aufweist.
2. Diffusionslotstelle nach Anspruch 1, dadurch gekennzeichnet, dass die Nanopartikel (8) räumlich inhomogen in dem Diffusionsbereich (7) der Diffusionslotstelle (2) angeordnet sind.
3. Diffusionslotstelle nach Anspruch 1 oder Anspruch 2, dadurch gekennzeichnet, dass ein Bereich der Diffusionslotstelle (2) außerhalb des Diffusionsbereichs (7) mit Material der zweiten Lotkomponente (6) frei von

Nanopartikeln (8) ist.

4. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Diffusionslotstelle (2) einen thermischen Spannungsausgleich zwischen dem ersten der zwei Teile (3, 4) und dem zweiten der zwei Teile (3, 4) bereitstellt, wobei der erste der zwei Teile (3) einen geringeren thermischen Ausdehnungskoeffizienten als der zweite der zwei Teile (4) aufweist.

5. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Nanopartikel (8) des Zusatzwerkstoffes einen thermischen Ausdehnungskoeffizienten aufweisen, der größer als der thermische Ausdehnungskoeffizient des ersten Teils (3) und kleiner als der thermische Ausdehnungskoeffizient des zweiten Teils (4) ist.

6. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Diffusionslotstelle (2) als ersten Teil (3) einen Halbleiterchip (9) aufweist und als zweiten Teil (4) einen metallischen Systemträger (10) mit Halbleiterchipinsel (11) als Sourcekontakt (12) für den Halbleiterchip (9) und mit Flachleitern (13, 14) als Drain- und Gatekontakt (16) für den Halbleiterchip (9).

7. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die erste Lotkomponente (5) Zinn oder eine Zinnlegierung aufweist.

8. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die zweite Lotkomponente (6) Silber, Gold, Kupfer oder Legierungen derselben aufweist.

9. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Lotkomponenten (5, 6) eine Beschichtung mit Nanopartikeln (8) der Diffusionslotstelle (2) aufweisen.

10. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Nanopartikel (8) des Zusatzwerkstoffes auf Beschichtungen (17) einer aktiven Oberseite (18) eines Halbleiterwafers (19) angeordnet sind.

11. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass eine Chipinsel (11) eines Systemträgers (10) eine Beschichtung (17) mit Nanopartikeln (8) der Diffusionslotstelle (2) aufweist.

12. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass ein auf der aktiven Oberseite (20) eines Halbleiterchips (9) angeordneter großflächiger gemeinsamer Drainkontakt (15) für mehrere hunderttausend parallelgeschalteter MOS-Transistoren (21) eine Beschichtung (17) mit Nanopartikeln (8) der Diffusionslotstelle (2) aufweist.

13. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Nanopartikel (8) des Zusatzwerkstoffes amorphe Substanzen aufweisen.

14. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Nanopartikel (8) des Zusatzwerkstoffes Silikate aufweisen.

15. Diffusionslotstelle nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Nanopartikel (8) des Zusatzwerkstoffes Borsilikat oder Phosphorsilikat aufweisen.

16. Verwendung der Diffusionslotstelle nach einem der vorhergehenden Ansprüche für das elektrische Verbinden von Komponenten eines Leistungsmoduls.

17. Verfahren zur Herstellung einer Diffusionslotstelle (2) zwischen zwei über die Diffusionslotstelle (2) verbundenen Teilen (3, 4), wobei eine erste Lotkomponente (5) einen Schmelzpunkt unterhalb eines Schmelzpunktes von intermetallischen Phasen der zu bildenden Diffusionslotstelle (2) aufweist und eine zweite Lotkomponente (6) einen Schmelzpunkt oberhalb der intermetallischen Phasen aufweist und das Verfahren durch folgende Verfahrensschritte gekennzeichnet ist:

- Beschichten eines ersten der zwei Teile (3) mit der ersten Lotkomponente (5),
- Beschichten eines zweiten der zwei Teile (4) mit der zweiten Lotkomponente (6),
- Aufbringen von Nanopartikeln (8) auf eine der beiden Beschichtungen (17),
- Zusammenfügen der beiden Teile (3, 4) mit ihren Beschichtungen (17) unter Erwärmung des zweiten Teils (4) mit Beschichtung (17) der zweiten Lotkomponente (6) auf eine Temperatur oberhalb des Schmelzpunktes der ersten Lotkomponente (5) und unterhalb der Temperatur des Schmelzpunktes der zweiten Lotkomponente (6) unter Bildung von intermetallischen Phasen.

18. Verfahren nach Anspruch 17, dadurch gekennzeichnet, dass sich während des Schmelzens der ersten Lotkomponente (5) die auf einem der Teile (3, 4) angeordneten Nanopartikel (8) räumlich gleichmäßig und homogen in der Schmelze verteilen.

19. Verfahren nach Anspruch 17 oder Anspruch 18, dadurch gekennzeichnet, dass die bei dem Erstarren der Diffusionslotstelle (2) von den intermetallischen Phasen ausgehenden Mikrorisse durch die Nanopartikel (8) an einer weiteren Ausbreitung gehindert werden.

20. Verfahren nach einem der Ansprüche 17 bis 19, dadurch gekennzeichnet, dass das Aufbringen von Nanopartikeln (8) auf eine der beiden Beschichtungen (17) durch Zumischen der Nanopartikel (8) in einem Elektrolytbad zur galvanischen Abscheidung der Beschichtung (17) erfolgt.

21. Verfahren nach einem der Ansprüche 17 bis 20, dadurch gekennzeichnet, dass das Aufbringen von Nanopartikeln (8) auf eine der beiden Beschichtungen (17) durch Aufstäuben unter anschließendem Aufwalzen erfolgt.

22. Verfahren nach einem der Ansprüche 17 bis 21, dadurch gekennzeichnet, dass das Aufbringen von Nanopartikeln (8) auf eine der beiden Beschichtungen (17) durch Aufstäuben und Einschmelzen während eines Temperschrittes der Beschichtung (17) erfolgt.

Hierzu 5 Seite(n) Zeichnungen

- Leerseite -

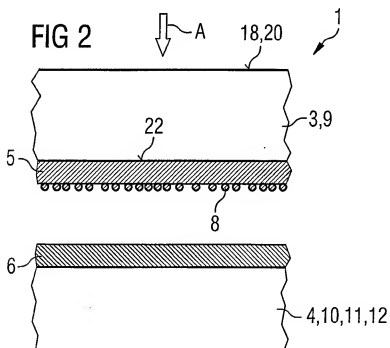
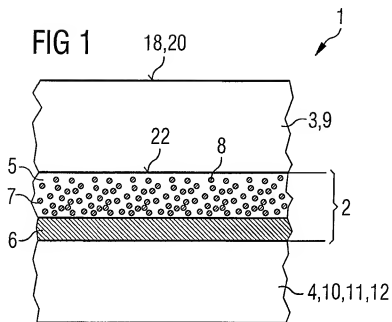


FIG 3

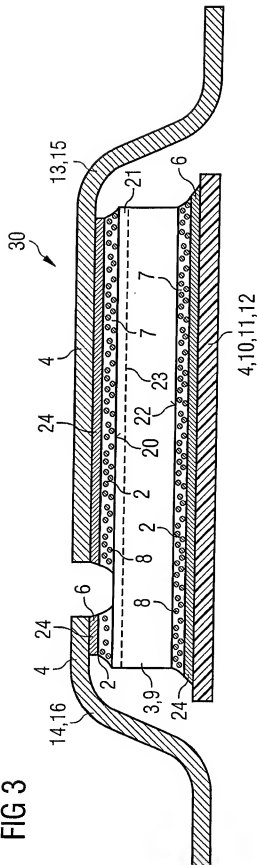


FIG 4

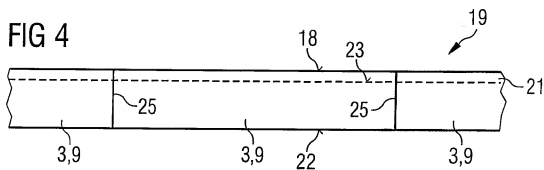


FIG 5

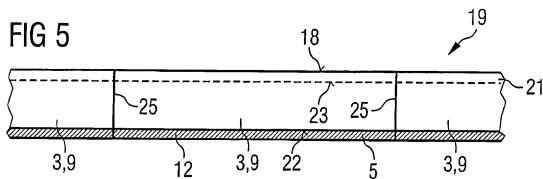


FIG 6

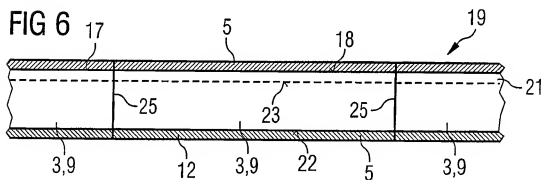
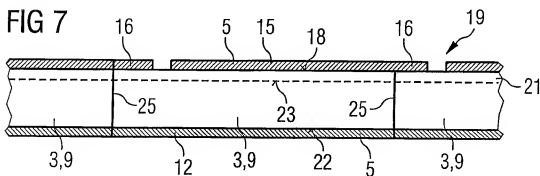


FIG 7



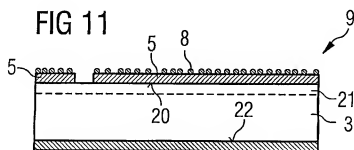
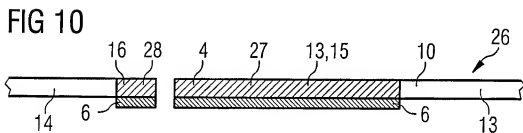
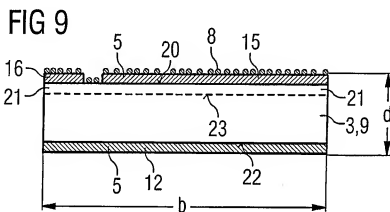
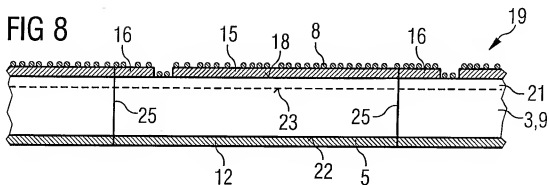


FIG 12

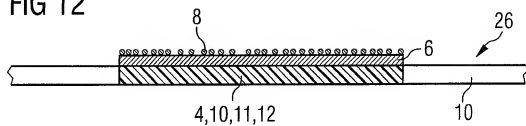
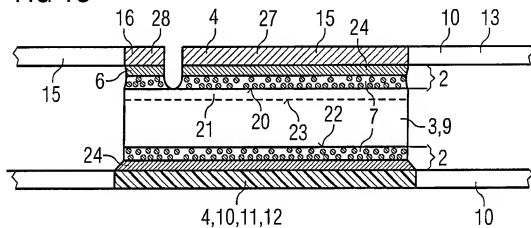


FIG 13



#DataBase:
espacenet
#PatmonitorVersion:
186
#DownloadDate:
2005-09-27
#Title:
Diffusion solder position, and process for producing it
#PublicationNumber:
DE10208635
#PublicationDate:
2003-09-18
#Inventor:
HOSSEINI KHALIL (DE); RIEDL EDMUND MARTIN (DE)
#Applicant:
INFINEON TECHNOLOGIES AG (DE)
#RequestedPatent:
DE10208635
#ApplicationNumber:
DE20021008635;2002-02-28
#PriorityNumber:
DE20021008635;2002-02-28
#IPC:
B23K35/14; B23K35/24; B23K1/00
#NCL:
B23K1/00s8; B23K1/20; B23K35/02D5P; B23K35/26; B23K35/30; H01L21/60C
#Abstract:
ATTENTION - DATA WAS TAKEN FROM US2005048758
A diffusion solder position between two parts has intermetallic phases formed by two solder components. Nanoparticles of a filler material are three-dimensionally distributed in its diffusion region in addition to the intermetallic phases. Furthermore, a process for producing the diffusion solder position and for producing an electronic power component, which has a plurality of diffusion solder positions, is provided.
#Family:
DE10208635A1;2003-09-18;Diffusion solder position, and process for producing it
US2005048758A1;2005-03-03;Diffusion solder position, and process for producing it
WO03072288A1;2003-09-04;CONNECTION COMPRISING A DIFFUSION SOLDERED JUNCTION, AND METHOD FOR THE PRODUCTION THEREOF